

Translation of Abstract of CN Application No. 1347151A

Title: Charges Coupling Device (CCD) Photo Chip Package Structure

Abstract: A charges coupling device (CCD) photo chip package structure uses the flip chip technology for packaging and directly utilizes a transparent glass as the substrate for the package structure. In addition, the package structure can further utilize various kinds of substrates, such as the BT substrate, metal cap substrate, 1 metal PI substrate and cavity down substrate, so that the thickness of the CCD photo chip package structure can be reduced.

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 23/02

H01L 23/48 H01L 23/28

## [12] 发明专利申请公开说明书

[21] 申请号 00129666.3

[43] 公开日 2002 年 5 月 1 日

[11] 公开号 CN 1347151A

[22] 申请日 2000.10.10 [21] 申请号 00129666.3

[71] 申请人 华泰电子股份有限公司

地址 台湾省高雄市

[72] 发明人 谢文乐

[74] 专利代理机构 北京三友知识产权代理有限公司

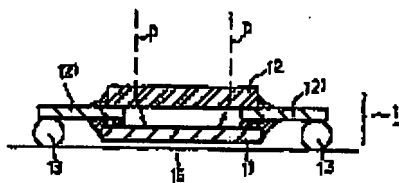
代理人 李 强

权利要求书 2 页 说明书 5 页 附图页数 6 页

[34] 发明名称 电荷耦合元件取像芯片封装结构

[37] 摘要

一种电荷耦合元件取像芯片封装结构,主要是利用倒装片式 Flip Chip 接合技术并直接将透明玻璃作为基板 Substrate 制作电路来封装;或以倒装片式接合技术搭配各种不同基板 BT substrate、Metal Cap Substrate、Metal PI Substrate、Cavity Down Substrate 来制作薄型 CCD 取像芯片封装模组,以缩减该电荷耦合元件 Charge Coupled Device 取像芯片封装模组的厚度。



ISSN 1008-4274

## 权 利 要 求 书

1、一种电荷耦合元件取像芯片封装结构，其特征在于：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合，其结构 A 为：其电荷耦合元件封装模组主要是在玻璃的底面上直接制作出电路，并与取像芯片作倒装片式封装结合，再以锡球结合电路与印刷电路板作电路结合。

2、如权利要求 1 所述的电荷耦合元件取像芯片封装结构，其特征在于：其中玻璃电路与取像芯片之间是以透明胶料或特殊化学材料填入，且经过该玻璃的取像轨迹仍能穿过透明胶料或特殊化学材料而进入取像芯片。

3、一种电荷耦合元件取像芯片封装结构，其特征在于：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合的结构 B：先以中心开孔的 BT 或 Metal Cap 基板的顶面粘合一玻璃；同时在该 BT 或 Metal Cap 基板底面先制作出适当电路，再将取像芯片以倒装片式接合法与该 BT 或 Metal Cap 基板上电路接合成电荷耦合元件 CCD 封装模组，再将整个 CCD 封装模组以锡球与印刷电路板接合。

4、如权利要求 3 所述的电荷耦合元件取像芯片封装结构，其特征在于：其中 BT 或 Metal Cap 基板与取像芯片之间是以透明胶料或特殊化学材料填入。

5、一种电荷耦合元件取像芯片封装结构，其特征在于：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合结构 C 为：先以中心开孔的 PI 基板的顶面粘合一玻璃；同时在该 PI 基板底部先制作出适当电路，再将取像芯片以倒装片式接合法与该 PI 基板接合成电荷耦合元件封装模组，再将整个 CCD 封装模组以锡球与印刷电路板接合。

6、如权利要求 5 所述的电荷耦合元件取像芯片封装结构，其特征在于：其中该 PI 基板与取像芯片之间是以透明胶料或特殊化学材料填入。

7、一种电荷耦合元件取像芯片封装结构，其特征在于：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合结构 D 为：先以一开口向下

基板的顶面上凹口粘合一玻璃,再在开口向下基板的下凹口上以倒装片或接合法接合一取像芯片,以形成一电荷耦合元件封装模组,将该 CCD 封装模组以锡球与印刷电路板合。

- 8、如权利要求 7 所述的电荷耦合元件取像芯片封装结构,其特征在于:
- 5 其中开口向下基板与取像芯片之间是以透明胶料或特殊化学材料填入,且经过该玻璃的取像轨迹仍能穿过透明胶料或特殊化学材料而进入取像芯片。

9、如权利要求 7 所述的电荷耦合元件取像芯片封装结构,其特征在于:其中与印刷电路板的结合方法是以导线架连接,且该开口向下基板与取像芯片之间是以透明胶料或特殊化学材料填入。

## 说明书

## 电荷耦合元件取像芯片封装结构

本发明涉及一种 CCD 取像芯片封装结构，主要是以缩减该 CCD（电荷耦合元件 Charge Coupled Device）取像芯片封装模組的厚度为目的，利用倒装片式（Flip Chip）接合技术，并直接将镜面玻璃作为基板（Substrate）制作电路来封装；或以倒装片式接合技术搭配各种不同基板（BT substrate、Metal Cap Substrate、Metal PI Substrate、Cavity Down Substrate）来制作薄型 CCD 取像芯片封装模組。

目前，以固态影像元件应用在摄像机最尖端的技术非 CCD（电荷耦合元件 charge Coupled Device）莫属，而在发展至今，分别可应用在医疗、产业、教育、电脑信息、交通、一般管理等领域，而在该传统 CCD 封装模組 1' 的结构一般如图 1 所示，先在一导线架 11' 上的基板 12' 以打线 Wire Bond 法将取像芯片 2' 粘贴在基板 12' 上，并在取像芯片 2' 的周围设置高起的屏障 dam, 3'，并在屏障 3' 上盖上玻璃 4'，使玻璃 4' 与取像芯片 2' 隔一适当距离，以便使取像轨迹 P 透过玻璃 4' 后在取像芯片 2' 上成形，最后，将整个模組以导线架 11' 与印刷电路 PCB5' 板结合。

上述传统 CCD 封装模組 1'，由于结构设计所限，无法使整个模組的高度降低，如此一来，在一些利用超小型应用场合，如超小工业内视镜、数字摄像机...等，即必须要超小高度的封装模組，才能有效缩小该模組面积。

本发明的主要目的是提供一种电荷耦合元件取像芯片封装结构，其应用一新颖制作程序，采用倒装片式封装技术，结合高度设计的基板来大大地降低整体 CCD 封装模組的高度，使得一些应用于超小高度、轻量化的商品化成功得以实现。

本发明的目的是这样实现的：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合，其结构 A 为：其电荷耦合元件 CCD 封装模組主要是在玻璃的底面上直接制作出电路，并与取像芯片作倒装片式封装结合，再以锡

球结合电路与印刷电路板作电路结合。

其中玻璃电路与取像芯片之间是以透明胶料或特殊化学材料填入，且经过该玻璃的取像轨迹仍能穿过透明胶料或特殊化学材料而进入取像芯片。

本发明的目的也可以是这样实现的：主要是由一取像芯片与一高度设计的  
5 的基板作倒装片式封装接合的结构 B：先以中心开孔的 BT 或 Metal Cap 基板的顶面粘合一玻璃；同时在该 BT 或 Metal Cap 基板底面先制作出适当电路，再将取像芯片以倒装片式接合法与该 BT 或 Metal Cap 基板上电路接合成电荷耦合元件 CCD 封装模组，再将整个 CCD 封装模组以锡球与印刷电路板接合。

10 其中 BT 或 Metal Cap 基板与取像芯片之间是以透明胶料或特殊化学材料填入。

本发明的目的还可以是这样实现的：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合结构 C：先以中心开孔的 PI 基板的顶面粘合一玻璃；同时在该 PI 基板底部先制作出适当电路，再将取像芯片以倒装片式  
15 接合法与该 PI 基板接合成电荷耦合元件 CCD 封装模组，再将整个 CCD 封装模组以锡球与印刷电路板接合。

其中该 PI 基板与取像芯片之间是以透明胶料或特殊化学材料填入。

本发明的目的又可以是这样实现的：主要是由一取像芯片与一高度设计的基板作倒装片式封装接合结构 D：先以一开口向下基板的顶面上凹口粘合一玻璃，再在开口向下基板的下凹口上以倒装片式接合法接合一取像芯片，  
20 以形成一电荷耦合元件 CCD 封装模组，将该 CCD 封装模组以锡球与印刷电路板接合。

其中开口向下基板与取像芯片之间是以透明胶料或特殊化学材料填入，且经过该玻璃的取像轨迹仍能穿过透明胶料或特殊化学材料而进入取像  
25 芯片。

其中与印刷电路板的结合方法是以导线架连接，且该开口向下基板与取

像芯片之间是以透明胶料或特殊化学材料填入。

下面配合附图详细说明本发明的技术内容、特点及功效：

图 1 是电荷耦合元件 CCD 封装模組的传统技术示意图。

图 2 是本发明的取像芯片与玻璃基板的倒装片式接合示意图。

5 图 3 是本发明的取像芯片与玻璃基板倒装片式接合的又一实施例图。

图 4 是本发明的取像芯片与 BT 或 Metal 基板的倒装片式接合示意图。

图 5 是本发明的取像芯片与 BT 或 Metal 基板的倒装片式接合的另一实施例图。

图 6 是本发明的取像芯片与一层合金 PI 基板的倒装片式接合示意图。

10 图 7 是本发明的取像芯片与一层合金 PI 基板的倒装片式接合的又一实施例图。

图 8 是本发明的取像芯片与向下开口基板〔以锡球 (Solder) 接合 PCB 板〕的倒装片式接合示意图。

15 图 9 是本发明的取像芯片与向下开口基板〔以锡球 (Solder) 接合 PCB 板〕的倒装片式接合的又一实施例图。

图 10 是本发明的取像芯片与向下开口基板〔以导线架 (lead) 接合 PCB 板〕倒装片式接合示意图。

图 11 是本发明的取像芯片与向下开口基板〔以导线架 (Lead) 接合 PCB 板〕倒装片式接合的又一实施例图。

20 本发明是一种电荷耦合元件 CCD 取像芯片封装结构，主要是由一取像芯片与一高度设计的基板作倒装片式封装接合，其中的结构可为下列数种形态：结构 A (如图 2 所示)：本电荷耦合元件 CCD 封装模组 1 主要是在玻璃 12 的底面上直接制作出电路 121 并与取像芯片 11 作倒装片式封装结合，再以锡球 13 结合电路 121 与印刷电路板 16 作电路结合。

25 本发明的又一结构 A1 (如图 3 所示)：相同于上述结构 A 的电荷耦合元件 CCD 封装模组 1，其中玻璃 12 电路 121 与取像芯片 11 之间是以透明胶

料 14 或特殊化学材料 15 填入, 使整个 CCD 封装模组 1 更为稳固, 而且经过该玻璃 12 的取像轨迹 P 仍能穿过透明胶料 14 或特殊化学材料 15 而进入取像芯片 11。

5 本发明的另一结构 B(如图 4 所示)为: 先以中心开孔的 BT 或 Metal Cap 基板 23 的顶面粘合一玻璃 22; 同时在该 BT 或 Metal Cap 基板 23 底面先制作出适当电路 231, 再将取像芯片 21 以倒装片式接合法与该 BT 或 Metal Cap 基板 23 上电路 231 接合成 CCD 封装模组 2, 再将整个电荷耦合元件 CCD 封装模组 2 以锡球 24 与印刷电路板 27 接合。

10 本发明的又一结构 B1(如图 5 所示): 同上述结构 B 的电荷耦合元件 CCD 封装模组 2, 其中 BT 或 Metal 基板 28 与取像芯片 21 之间是以透明胶料 25 或特殊化学材料 26 填入, 使经过该玻璃 22 的取像轨迹 P 仍能穿过透明胶料 25 或特殊化学材料 26 而进入取像芯片 21。

15 本发明的又一结构 C(如图 6 所示)为: 先以中心开孔的 PI 基板 33 的顶面粘合一玻璃 32; 同时在该 PI 基板 33 底部先制作出适当电路, 再将取像芯片 31 以倒装片式接合法与该 PI 基板 33 接合成 CCD 封装模组 3, 再将整个 CCD 封装模组 3 以锡球 34 与印刷电路板 37 接合。

20 本发明的又一结构 C1(如图 7 所示): 同上述结构 C 的电荷耦合元件 CCD 封装模组 3, 其中 PI 基板 38 与取像芯片 31 之间是以透明胶料 35 或特殊化学材料 36 填入, 使经过该玻璃 32 的取像轨迹 P 仍能穿过透明胶料 35 或特殊化学材料 36 而进入取像芯片 31。

本发明的再一结构 D(如图 8 所示)为: 先以一开口向下基板 43 的顶面上凹口 431 粘合一玻璃 42, 再在开口向下基板 43 的下凹口 432 上以倒装片式接合法接合一取像芯片 41, 以形成一电荷耦合元件 CCD 封装模组 4, 将该 CCD 封装模组 4 以锡球 44 与印刷电路板 48 接合。

25 本发明的又一结构 D1(如图 9 所示): 同上述结构 D 的电荷耦合元件 CCD 封装模组 4, 其中开口向下基板 43 与取像芯片 41 之间是以透明胶料 46



或特殊化学材料 47 填入,使经过该玻璃 42 的取像轨迹 P 仍能穿过透明胶料 46 或特殊化学材料 47 而进入取像芯片 41。

本发明的再一结构 B (如图 10 所示)为:相同于上述结构 D,其中的与印刷电路板 48 的结合方法是以导线架 45 连接。

- 5 本发明的又一结构 B1 (如图 11 所示):同上述结构 B 的 CCD 封装模组 4,其中开口向下基板 43 与取像芯片 41 之间是以透明胶料 46 或特殊化学材料 47 填入。

## 说明书附图

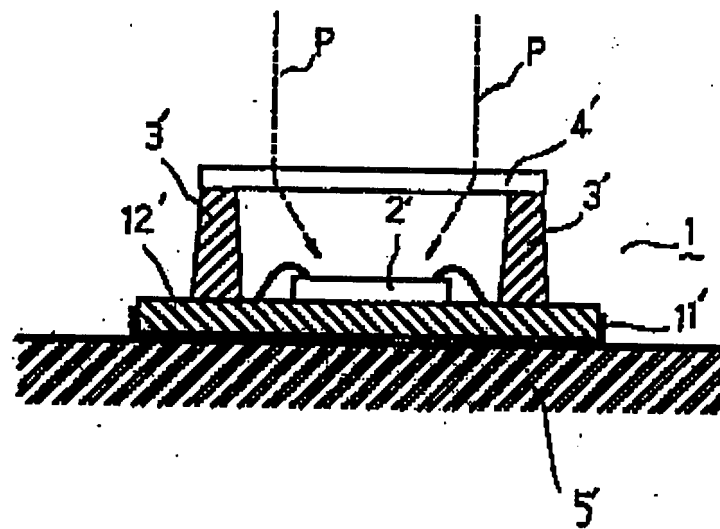


图 1

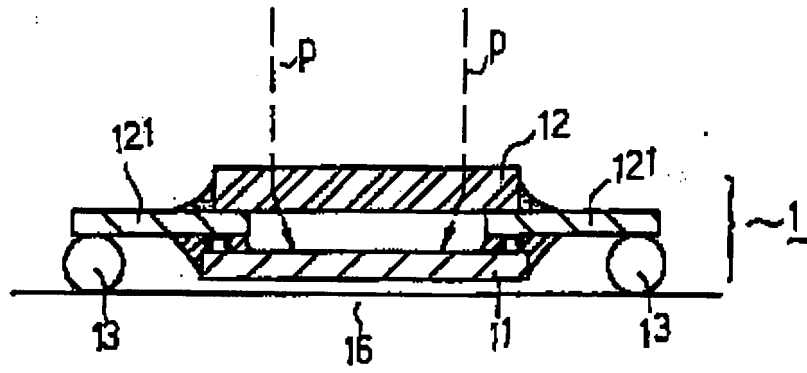


图 2

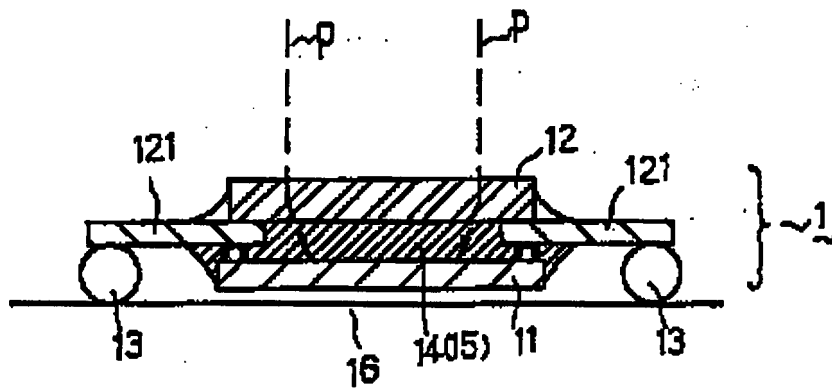


图 3

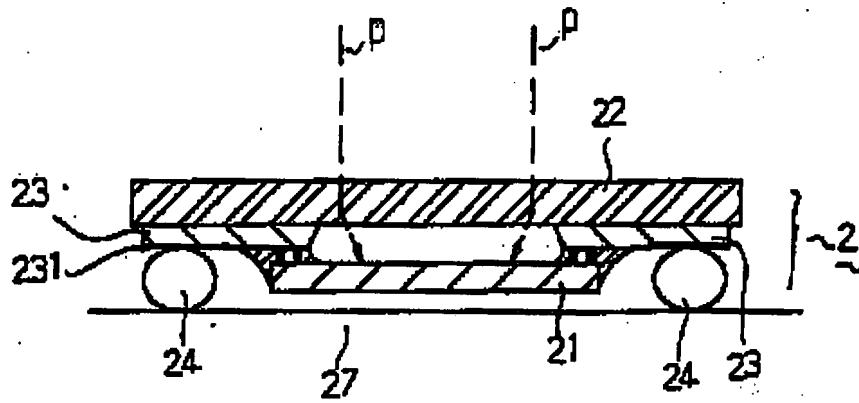


图 4

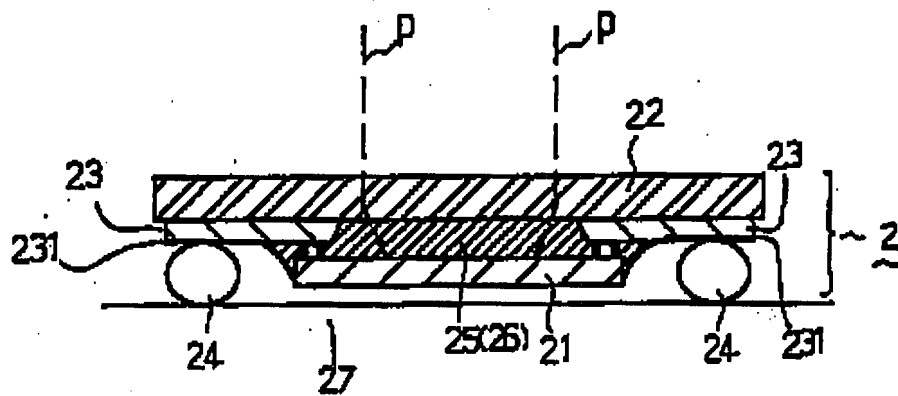


图 5

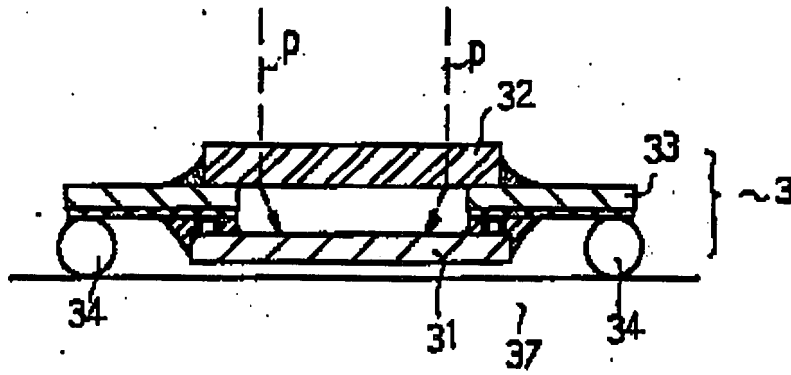


图 6

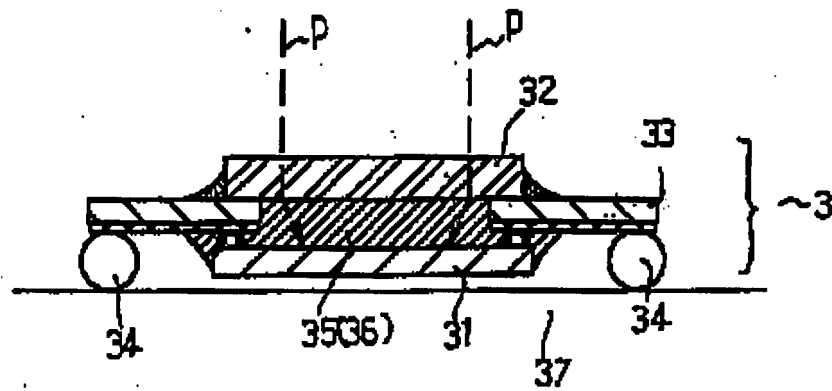


图 7

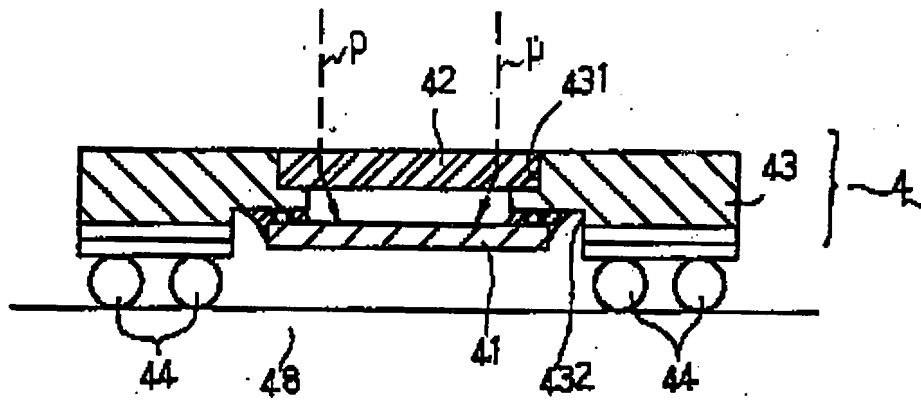


图 8

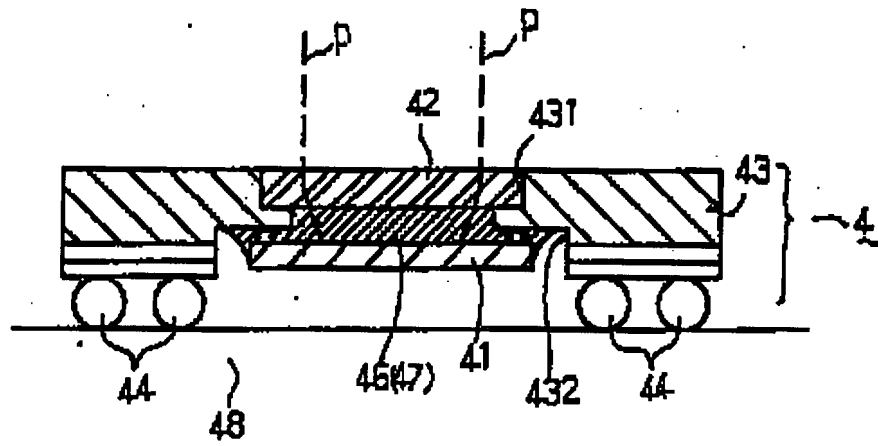


图 9

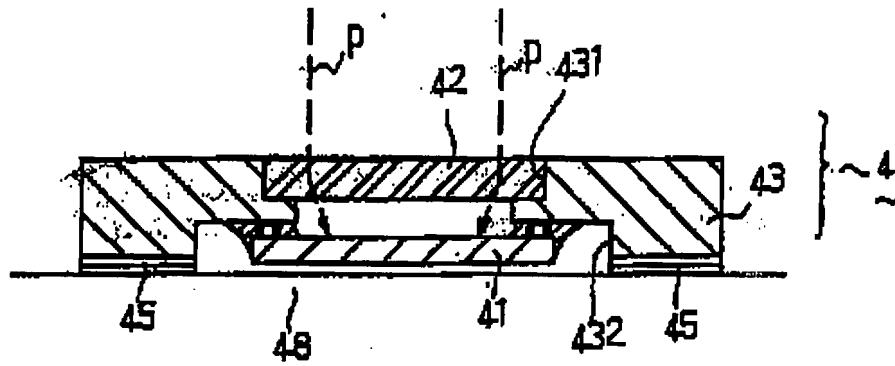


图 10

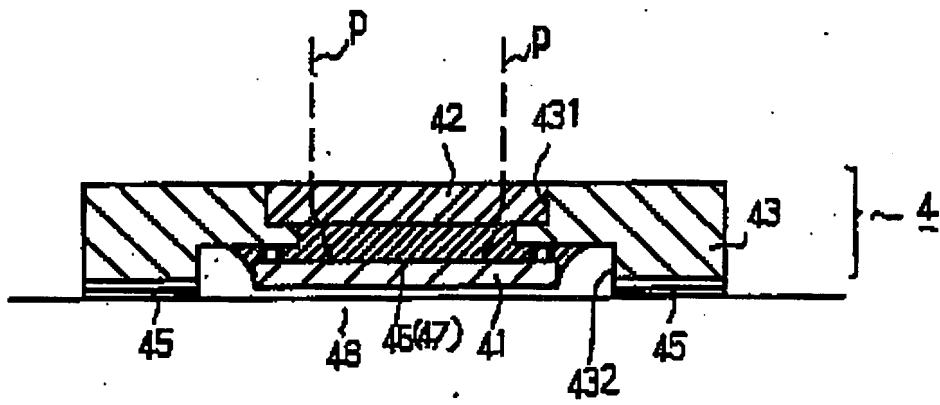


图 11